

Method and arrangement for despreading coded sequence in communication system

Publication number: CN1249090

Publication date: 2000-03-29

Inventor: POVOVIC B (SE)

Applicant: ERICSSON TELEFON AB L M (SE)

Classification:

- International: H04B1/707; H04J11/00; H04B1/707; H04J11/00; (IPC1-7): H04J13/04

- European: H04B1/707

Application number: CN19971082046 19971219

Priority number(s): SE19970000212 19970124

Also published as:

WO9833290 (A1)
EP0950296 (A1)
US6091761 (A1)
EP0950296 (A0)
CA2277747 (A1)

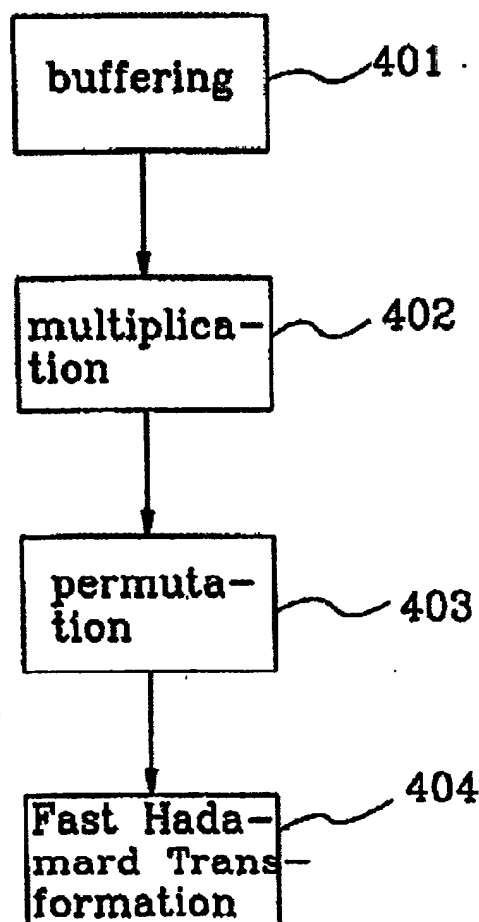
more >>

Report a data error here

Abstract not available for CN1249090

Abstract of corresponding document: WO9833290

The invention relates to a method and an arrangement for implementing a bank of correlators, corresponding to a set of Orthogonal Gold codes, in a receiver used in a Direct Sequence Code Division Multiple Access system (DS-CDMA). The bank of correlators generates N correlation values (CV0,...,CVN-1) from N received symbols (s0,s1,...,sN-1) in a sequence. The received symbol sequence (s0,s1,...,sN-1), where each symbol has been spread by an Orthogonal Gold code respectively, is buffered (401). The buffered symbol sequence is multiplied (402) element-by-element with an arbitrary sequence (a0,a1,...,aN-1), in order to obtain a set of products (s0*a0,s1*a1,...,sN-1*aN-1). Said arbitrary sequence is the same sequence used when generating the Orthogonal Gold Codes. The set of products (s0*a0,s1*a1,...,sN-1*aN-1) is then permuted (403) in order to obtain a sequence, which is equal to a sum of a number of sequences from a set of Walsh sequences. The sequence is then transformed (404) with Fast Hadamard Transform as to obtain said correlation values (CV0,...,CVN-1).



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H04J 13/04

[12] 发明专利申请公开说明书

[21] 申请号 97182046.5

[43]公开日 2000年3月29日

[11]公开号 CN 1249090A

[22]申请日 1997.12.19 [21]申请号 97182046.5

[30]优先权

[32]1997.1.24 [33]SE[31]9700212-5

[86]国际申请 PCT/SE97/02183 1997.12.19

[87]国际公布 WO98/33290 英 1998.7.30

[85]进入国家阶段日期 1999.9.17

[71]申请人 艾利森电话股份有限公司

地址 瑞典斯德哥尔摩

[72]发明人 B·波波维奇

[74]专利代理机构 中国专利代理(香港)有限公司

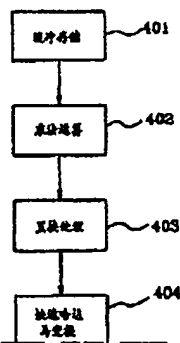
代理人 蔡本生 李亚非

权利要求书 3 页 说明书 13 页 附图页数 4 页

[54]发明名称 一种用来解扩展在通信系统中的编码序列的方法和装置

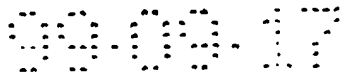
[57]摘要

本发明涉及一种在直接序列码分多址系统(DS-CDMA)使用的接收机中用来实现与正交金色码集合相应的相关器组的方法和装置。相关器组按某一顺序从N个接收的码元(S_0, S_1, \dots, S_{N-1})中产生N个相关值(CV_0, \dots, CV_{N-1})。将接收的码元序列(S_0, S_1, \dots, S_{N-1})进行缓冲存储(401),码元序列中每一个符号均利用正交金色码分别作了扩频处理。用缓冲存储的码元序列逐元地乘以一个任意序列(a_0, a_1, \dots, a_{N-1}),从而求取乘积集合($a_0 * a_0, a_1 * a_1, \dots, a_{N-1} * a_{N-1}$)。上述任意序列与产生正交金色码时所用的序列相同。然后将产生的乘积集合($a_0 * a_0, a_1 * a_1, \dots, a_{N-1} * a_{N-1}$)进行置换(403)来求取某一序列,所求取的序列等于沃尔什(Walsh)序列中多个序列之和。然后将这一序列执行快速哈达马(Hadamard)变换(404),从而求取上述相关值(CV_0, \dots, CV_{N-1})。



ISSN 1008-4274

专利文献出版社出版



权 利 要 求 书

1. 一种解扩展码元序列 (s_0, s_1, \dots, s_{N-1}) 来求取多个相关值 (CV_0, \dots, CV_{N-1}) 的方法, 其中所述的码元序列已经用正交金色序列集合 (\hat{G}) 作了扩频处理, 正交金色序列是利用一个任意序列 ($a_0,$

5 a_1, \dots, a_{N-1}) 产生的, 其特征在于包括下列步骤:

a) 用上述的码元序列 (s_0, s_1, \dots, s_{N-1}) 逐元地乘以所述的任意序列 (a_0, a_1, \dots, a_{N-1}) (402), 以便求取乘积集合 ($s_0 * a_0, s_1 * a_1, \dots, s_{N-1} * a_{N-1}$) (402);

b) 对上述的乘积集合 ($s_0 * a_0, s_1 * a_1, \dots, s_{N-1} * a_{N-1}$) 进行置换处理
10 (403), 以便求取序列 (\hat{P}), 序列 (\hat{P}) 等于沃尔什序列集合中多个序列之和 (403);

c) 对上述序列 (\hat{P}) 执行快速哈达马变换, 以便求取上述相关值 (CV_0, \dots, CV_{N-1}).

2. 一种解扩展码元序列 (s_0, s_1, \dots, s_{N-1}) 来求取多个相关值
15 (CV_0, \dots, CV_{N-1}) 的方法, 其中所述的码元序列已经用正交金色序列集合 (\hat{G}) 作了扩频处理, 正交金色序列是利用一个任意序列 (a_0, a_1, \dots, a_{N-1}) 产生的, 其特征在于包括下列步骤:

a) 按照某一规则对上述码元序列 (s_0, s_1, \dots, s_{N-1}) 执行置换处理, 以便求取上述序列的置换序列 ($s_{p0}, s_{p1}, \dots, s_{pN-1}$) (502);

20 b) 按照相同的规则对上述任意序列 (a_0, a_1, \dots, a_{N-1}) 执行置换处理, 以便求取上述序列的置换序列 ($a_{p0}, a_{p1}, \dots, a_{pN-1}$);

c) 用上述码元序列的置换序列 ($s_{p0}, s_{p1}, \dots, s_{pN-1}$) 逐元地乘以
上述任意序列的置换序列 ($a_{p0}, a_{p1}, \dots, a_{pN-1}$), 以便求取序列 (\hat{P}),
序列 (\hat{P}) 等于沃尔什序列集合中多个序列之和;

25 d) 将上述序列 (\hat{P}) 执行快速哈达马变换, 从而求取上述相关值 (CV_0, \dots, CV_{N-1}).

3. 如权利要求 1 和 2 的方法, 其特征在于:

对上述码元序列 (s_0, s_1, \dots, s_{N-1}) 执行串-并转换, 并且上述逐元乘法运算是并行地执行的。

30 4. 如权利要求 1 和 2 的方法, 其特征在于:

对上述码元序列 (s_0, s_1, \dots, s_{N-1}) 执行缓冲存储, 并且上述的逐元乘法运算是串行执行的。

5. 如权利要求 1 和 2 的方法, 其特征在于:

上述任意序列 (a_0, a_1, \dots, a_{N-1}) 是一个最大长度的 PN 序列。

6. 一种解扩展码元序列 (s_0, s_1, \dots, s_{N-1}) 来实现从输入的代码扩频无线电信号中求取多个代码信道 (CH_0, CH_1, \dots, CH_x) 的方法,

5 代码扩频无线电信号是正交检测的, 从而获取同相位信号和正交信号, 其特征在于下列步骤:

按照权利要求 1 的步骤对上述同相信号进行相关, 从而求取 N 个同相位相关值;

按照权利要求 1 的步骤对上述正交信号进行相关, 从而求取 N 个
10 正交相关值;

按照相应的扩频方法对上述同相位相关值和正交相关值进行安排, 从而求取上述代码信道 (CH_0, CH_1, \dots, CH_x)。

7. 一种解扩展码元序列 (s_0, s_1, \dots, s_{N-1}) 来实现从输入的代码扩频无线电信号中求取多个代码信道 (CH_0, CH_1, \dots, CH_x) 的方法,
15 代码扩频无线电信号是正交检测的, 从而获取同相位信号和正交信号, 其特征在于下列步骤:

按照权利要求 2 的步骤对上述同相信号进行相关, 从而求取 N 个同相位相关值;

按照权利要求 2 的步骤对上述正交信号进行相关, 从而求取 N 个
20 正交相关值;

按照相应的扩频方法对上述同相位相关值和正交相关值进行安排, 从而求取上述代码信道 (CH_0, CH_1, \dots, CH_x)。

8. 如权利要求 6 和 7 的方法, 其特征在于:

上述扩频方法为二进制相移键控 (BPSK) 方法, 并且所求取的代码信道 (CH_0, CH_1, \dots, CH_x) 的数量等于所求取的相关值的数量。
25

9. 如权利要求 6 和 7 的方法, 其特征在于:

上述扩频方法为四相移键控 (QPSK) 方法, 并且所求取的代码信道 (CH_0, CH_1, \dots, CH_x) 的数量等于所求取的相关值的数量。

10. 一种用来解扩展码元序列 (s_0, s_1, \dots, s_{N-1}) 来求取多个代码信道 (CH_0, CH_1, \dots, CH_x) 的相关器组 (600) 的装置, 其中代码信道已经用正交金色序列集合 (\hat{c}) 作了扩频处理, 该正交金色序列是利用一个任意序列 (a_0, a_1, \dots, a_{N-1}) 产生的, 其特征在于所述装置包括:
30

用来按照某一规则对上述码元序列 $(s_0, s_1, \dots, s_{N-1})$ 执行置换处理以便求取上述序列的置换序列 $(s_{p0}, s_{p1}, \dots, s_{pN-1})$ 的装置;

用来按照相同的规则对上述任意序列 $(a_0, a_1, \dots, a_{N-1})$ 执行置换处理以便求取上述序列的置换序列 $(a_{p0}, a_{p1}, \dots, a_{pN-1})$ 的装置;

5 用来利用上述码元序列的置换序列 $(s_{p0}, s_{p1}, \dots, s_{pN-1})$ 逐元地乘以所述的任意序列的置换序列 $(a_{p0}, a_{p1}, \dots, a_{pN-1})$ 以便求取序列 (\bar{r}) 的装置, 序列 (\bar{r}) 等于沃尔什序列集合中多个序列之和;

至少一个沃尔什相关器组, 用来执行快速哈达马变换, 从而对上述序列 (\bar{r}) 执行变换来求取上述相关值 (CV_0, \dots, CV_{N-1}) 。

10 11. 一种用来解扩展码元序列 $(s_0, s_1, \dots, s_{N-1})$ 来求取多个代码信道 $(CH_0, CH_1, \dots, CH_r)$ 的相关器组 (700) 的装置, 其中代码信道已经用正交金色序列集合 (\hat{c}) 作了扩频处理, 正交金色序列是利用一个任意序列 $(a_0, a_1, \dots, a_{N-1})$ 产生的, 其特征在于上述的装置包括:

15 用来将上述码元序列 $(s_0, s_1, \dots, s_{N-1})$ 逐元地乘以所述的任意序列 $(a_0, a_1, \dots, a_{N-1})$ 从而求取乘积集合 $(s_0 * a_0, s_1 * a_1, \dots, s_{N-1} * a_{N-1})$ 的装置;

用来按照某一规则将上述乘积集合 $(s_0 * a_0, s_1 * a_1, \dots, s_{N-1} * a_{N-1})$ 进行置换以便求取序列 (\bar{r}) 的装置, 序列 (\bar{r}) 等于沃尔什序列集合中多个序列之和;

20 至少一个沃尔什相关器组, 用来执行快速哈达马变换, 从而对上述序列 (\bar{r}) 执行变换来求取上述相关值 (CV_0, \dots, CV_{N-1}) 。

说明书

一种用来解扩展在通信系统中的编码序列的方法和装置

5 本项发明涉及一种在多码 DS-CDMA 系统中解扩频接收信号的方法和装置，更具体地涉及一种在直接序列码分多址系统 (DS-SS) 使用的接收机中实现与正交金色码集合相对应的相关器组的方法和装置。

使用直接序列方法的扩频通信系统，例如 DS-SS (直接序列码分多址) 系统所采用的是一种从信息信号中产生发射信号的方法，其中产生的发射信号相对于其源信息信号具有十分宽的带宽。这是因为
10 将信息信号用高速率扩频序列，例如高位速率伪噪音 (PN) 序列进行扩频的结果。通常将数字化的信息信号与高速率扩频序列相乘。这种组合过程称之为信息信号的编码或扩频。多个编码的信息信号在相同的无线电频率载波上发射，并且在接收机中作为组合信号来联合接收。
15 每一个编码信号在频率和时间上均覆盖所有其它的编码信号以及相关噪音信号。通过将该组合信号与某一单独的扩频序列进行相关，可提取和译码相应的信息信号。因此，每一个信息信号分配一个单独的扩频码，并且在接收机中使用与发射机相同的扩频码来执行解扩展处理。

多码传输模式是一种用来在 DS-SS 系统中在不降低处理增益或不增加扩频带宽的前提下提供高速和变速数据服务的方法。在这种模式
20 下，每一个用户分配多个代码信道。将高速率数据流分裂成多个并列的低速率数据流。在作功率放大之前将这些低速率数据流用不同的序列扩频并将它们相加。

为了避免单个用户的不同代码信道之间的相互干扰，在数据码元
25 持续的时间内，所有的扩频序列 (代码) 必须是相互正交的。为了将其它用户的干扰变成类噪音干扰，将每一个单个用户的代码信道再乘以用户特定的伪随机扩频序列。所用正交码的数量取决于当前数据的速率。如果已知当前所用的扩频码或至少已知代码信道的数量，接收机接收信号将会是十分容易。

30 一个实例性的正交序列是所谓的正交金色 (Orthogonal Gold) 序列。将码元为字母 0 和 1 的正交金色码 ($OG_0, OG_1, \dots, OG_{N-1}$) 集合 (\hat{G}) 定义为一个正交矩阵 (M) 的每一行与序列 (a) 之间的模 2 和 (XOR)

而取得的矩阵, 即:

$$\hat{G} = \begin{bmatrix} 0G_0 \\ 0G_1 \\ \dots \\ 0G_{N-1} \end{bmatrix} = \begin{bmatrix} \bar{a} \\ \bar{x}_1 \oplus \bar{a} \\ \dots \\ \bar{x}_{N-1} \oplus \bar{a} \end{bmatrix} = \hat{M} \oplus \bar{a}$$

5 其中: $\hat{M} = \begin{bmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ \bar{x}_1 & \bar{x}_2 & \bar{x}_3 & \dots & \bar{x}_{N-1} & 0 \\ \bar{x}_2 & \bar{x}_3 & \bar{x}_4 & \dots & \bar{x}_1 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ \bar{x}_{N-1} & \bar{x}_1 & \bar{x}_2 & \dots & \bar{x}_{N-2} & 0 \end{bmatrix}$

$$\bar{a} = [a_1 \ a_2 \ \dots \ a_{N-1} \ 0]$$

正交矩阵 (\hat{M}) 通过将另一个矩阵 (M) 的顶部填一行零和最右边填一列零, 从由第一个最大长度 PN 序列 (m -序列) $\{x_k\}$ ($k=1, 2, \dots, N-1$) 的所有循环移位构成的另一矩阵 (M) 获得该正交矩阵 (\hat{M})。

序列 (\bar{a}) 是利用在另一个 m -序列 $\{a_k\}$ ($k=1, 2, \dots, N-1$) 的右端加零而求得的。序列 $\{x_k\}$ 和 $\{a_k\}$ 将组成一个所谓的 m -列序列的最佳配对以取得最优周期互相关函数。最优周期互相关函数是一个对于给定序列长度和给定序列数量具有最大值的相关函数。

15 然而正交金色序列的实际定义是很普通的, 在某种意义上说序列 (\bar{a}) 可以是一个其右端为零的任意序列。在这种情况下, 序列集合 (\hat{G}) 仍然是正交的, 但是该序列集合中的序列之间的周期互相关函数将不是最优的。

20 另一个码元为 -1 和 $+1$ 的正交金色序列集合 (\hat{G}) 的等同定义可以通过将 0 变换为 1 和将 1 变换为 -1 来求取, 与此同时用矩阵 \hat{M} 的行元素乘以序列 \bar{a} 的元素的乘法运算来代替模 2 和运算。

CDMA 系统常用的接收方法是所谓的 RAKE 与合适的对应组分延迟补偿相组合的方法, RAKE 假设对不同的解扩展多路径信号组分分别进行加权求和。

25 在多码 CDMA 系统中, 单个移动基站连接所需的 RAKE 接收机的数

量等于并行的代码信道的最大数。由于所有的 RAKE 是并行工作的，因而基带接收机由多个解扩展器组成，每一个对应不同的接收路径，并且每一个由对应于不同代码信道的多个相关器组成。

解扩展器的实施取决于实际所用的扩频方法，也就是所用的扩频序列。如果扩频序列是由元素+1和-1组成的二进制序列，则称之为二进制相移键控（BPSK）扩频；但当扩频序列由实、虚二进制序列组成时，扩频方法较复杂，则称之为四相移键控（QPSK）扩频。通常 QPSK 扩频是用不同的虚、实二进制序列来实现的。

多码 CDMA 系统解扩展器的工作效率直接取决于对应于二进制扩频序列的相关器组。

在任何正交集合中最大序列数量等于序列的长度。因此，如果序列的长度为 N ，在相关器组的输出对每个样本必须执行 N^2 次运算。

实现对每一个输出样本执行的运算次数少于 N^2 次的相关器组是一个高效率的处理。

有两种类型的正交序列集合可推荐用于多码 DS-CDMA 模式，即沃尔什（Walsh）序列集合和正交金色序列集合。通过使用快速哈达马变换（FHT）可以有效地实现对应于沃尔什序列集合的相关器组。在这种情况下，每一个输出样本所需的运算次数为 $N \times \log_2 N$ 。同时，实现需要的运算次数少于 N^2 次的对应于正交金色序列的相关器组也是希望的。

本项发明的目的就是为了解决如何减小与正交金色序列集合相匹配的相关器组的复杂性的问题。

本项发明要解决的另一个问题是当解扩展接收的无线电信号时降低接收机的功率消耗。

本项发明通过实现相器组解决了上述问题，而且所用的方法比每一个正交金色序列用一个相关器的直接实现方法效率更高。

相关器组的实现是以下述方式来执行的。将接收的序列逐元地乘以用来产生正交金序列的任意序列，从而产生一个乘积集合。按照某一定律对乘积集合中的元素作置换处理，以便产生一个置换序列，产生的置换序列等于沃尔什序列集合中多个序列之和。然后对上述置换序列执行快速哈达马变换来求取接收的序列与每一个可能的沃尔什序列之间的相关值。

本项发明的第一个优点是当解扩展接收的序列时可以大大减少所用的运算次数。

本项发明的第二个优点是当在解扩展接收的无线电信号时所用的运算次数较少，因而降低了功率消耗。

5 本项发明的第三个优点是实现上述相关器组所需的集成电路的面积小。

下文将参考附图结合示范性实施例对本项发明进行详细描述。

图 1 是一个在 DS-CDMA 系统中用来接收 BPSK 扩频信号的接收机部分的框图。

10 图 2 是一个在 DS-CDMA 系统中用来接收 QPSK 扩频信号的接收机部分的框图。

图 3 是一个相关器组的背景技术的框图。

图 4 是一个用来实现相关器组的本项发明方法的实施例的流程图。

15 图 5 是一个用来实现相关器组的本项发明方法的另一个实施例的流程图。

图 6 是一个说明本项发明的相关器组装置实施例的框图。

图 7 是另一个说明本项发明的相关器组装置实施例的框图。

图 1 示出的是一个在多码 DS-CDMA 系统中所用的接收机部分 100。
 20 在对应的发射机中，已分别用正交金色序列集合 G_0, G_1, \dots, G_{N-1} 和二进制相移键控方法 (BPSK) 对全部 N 个发射的代码信道作了扩频处理。接收机部分 100 包括一个正交检测器 101，用来按照输入装置 104 上出现的无线电频率信号产生输出装置 102 输出的同相位信号和输出装置 103 输出的正交信号。输出装置 102 和 103 分别连接一个同相位信号分支电路 112 和正交信号分支电路 113，它们包括下列彼此之间相互
 25 连接的装置：一个其带宽与 CDMA 系统使用的芯片频率成比例的低通滤波器 105，一个 A/D 转换器 106，一个与发射机用来作频谱整形的滤波器相同的脉冲匹配滤波器 107，一个用来给每个芯片卸载一个样本的样本卸载单元 108 和一个相关器组 109。每一个相关器组产生 N 个相关
 30 值。

在同相位信号分支装置 112 的相关器组 109 的第一个输出端子 110 上产生第一个代码信道同相位信号，并且在正交信号分支装置 113 的

相关器组 109 的第一个输出端子 111 上产生第一个代码信道正交信号。上述两种输出端子 110 和 111 组合成一对用于第一个代码信道 CH_1 的输出端子。每一个相关器组的所有其它输出端子以同样的方式组合成 N 对与 N 个代码信道相对应的输出端子。每一个代码信道可以与从另一个接收路径获取的相同的代码信道进行组合。

图 2 示出了另一个在多码 CDMA 系统中使用的接收机部分 200。在对应的发射机中，已经分别用正交金色序列集合 G_0, G_1, \dots, G_{N-1} 和正交相移键控方法 (QPSK) 对 N 个发射的代码信道作了扩频处理。这种方法产生 $N/2$ 个代码信道，从而在对应的发射机中可以用两个序列对每一个代码信道进行扩频。例如，可用第一个正交金色序列 OG_0 和第二个正交金色序列 OG_1 扩频第一个代码信道 CH_1 。

接收机部分 200 所包括的装置与上文结合图 1 所叙述的接收机 100 相同。由于所采用的应用方法为 QPSK 方法，因而接收的代码信道数为 $N/2$ ，而且相关器组的 N 个输出端子的排列与接收机 100 不同。

在同相位信号分支装置 112 的相关器组 109 的第一个输出端子 201 和在正交信号分支装置 113 的相关器组的第二个输出端子 204 均连接到一个加法器 205 上，加法器 205 用来将输出端子 201 和 204 的输出信号相加。所求取的和作为加法器 205 的输出装置 207 的输出信号。输出装置 207 的输出信号为第一个代码信道 CH_1 的同相位信号。

在同相位信号分支装置 112 中的相关器组的第二个输出端子 202 和在正交信号分支装置 113 中的相关器组的第一个输出端子 203 均连接到一个加法器 206 上，加法器 206 用来将输出端子 202 的输出信号加到输出端子 203 的输出信号中。所求取的和作为加法器 206 的输出装置 208 的输出信号。输出装置 208 的输出信号为第一个代码信道 CH_1 的正交信号。所有来自这两个相关器组的 N 个输出端子均以同一方式进行排列，这意味着用相关器组的最后两个输出信号来求取第 $N/2$ 个代码信道。也就是说，在同相位信号分支装置 112 中的相关器组的第 $N-1$ 个输出端子和在正交信号分支装置 113 中的相关器组的第 N 个输出端子以与输出端子 201 和 204 相同的连接方式进行连接，并且在同相位信号分支装置 112 中的相关器组的第 N 个输出端子和在正交信号分支装置 113 中的相关器组的第 $N-1$ 个输出端子以与输出端子 211 和 212 相同的连接方式进行连接。

从下文简单的关系中可对上述相关器组输出端子的排列进行解释，文中 d_i 表示相关器组的同相位信号， d_o 表示正交信号。第一个代码信道已用 OG_o 和 OG_i 作了扩频处理。因此执行下述乘法运算求取第一个代码信道 CH_i ：

$$5 \quad (d_i + jd_o)(OG_o - jOG_i) = (d_iOG_o + d_oOG_i) + j(d_oOG_o - d_iOG_i)$$

其中实部 $(d_iOG_o + d_oOG_i)$ 为在输出装置 207 上获取的信号，虚部 $(d_oOG_o - d_iOG_i)$ 为在输出装置 208 上获取的信号。实部和虚部分别对应第一个代码信道的同相位信号和正交信号。

10 相关器组的实现并不取决于在发射机中所使用的扩频方法，通过按应用具体的扩频方法的方式，采用排列相关器组输出端子的方法来求取代码信道。

图 3 示出了用来解扩展多码信道的相关器组 109 (图 1 和图 2) 的背景技术。相关器组 300 包括 N 个相关器 $Corr_1, \dots, Corr_N$ ，每一个相关器产生一个输出装置 out_1, \dots, out_N 的相关信号。将每一个在发射机中用来扩频代码信道的正交金色序列 OG_o, \dots, OG_{N-1} 存储在寄存器 ref_1, \dots, ref_N 中。例如，在寄存器 ref_1 中存储正交金色序列 OG_o ，在寄存器 ref_N 中存储正交金色序列 OG_{N-1} 。从样本卸载装置 108 中接收的采样信号连接到相关器组 109 的输入装置 201 中。将每一个样本全部移入到寄存器 reg_1, \dots, reg_N 中，并且在每一次移入存储的正交金色序列之后连续地逐位执行乘法运算。在累加器 S 中将每一个位乘法运算的计算结果进行累加，并将累加的和作为正交金色序列和接收信号之间的相关值分别在输出装置 out_1, \dots, out_N 上输出。例如，如果正交金色序列 OG_o 存储在 ref_1 中，相关器组与同相位信号分支装置 112 的样本卸载装置相连接，并且使用 BPSK 扩频方法，那么输出装置 out_1 的相关信号就对应于代码信道 CH_i 的同相位信号。除将相关器组连接到正交信号分支装置 113 之外，可用上述同样的条件来求取代码信道 CH_i 的正交信号。

以这种方法实现相关器组是低效率的。要解扩展全部的代码信道要执行 N^2 次运算，这样既费时间又费功率。

30 流程图 4 示出了如何实现在多码 CDMA 系统的接收机中所用的有效的相关器组的本项发明方法的一个实施例。在第一步 (401) 缓冲存储 N 个输入样本 $SS = s_o, s_1, \dots, s_{N-1}$ 。在第二步 (402) 将输入的样本 s_o 、

s_1, \dots, s_{N-1} 逐元地乘以一个任意序列 $\bar{a} = a_0, a_1, \dots, a_{N-1}$, 从而求得序列 $\bar{p} = p_0, p_1, \dots, p_{N-1} = s_0 * a_0, s_1 * a_1, \dots, s_{N-1} * a_{N-1}$. 序列 \bar{a} 与发射机中用来产生正交金序列 \bar{c} 的序列相同. 然后在第三步 (403) 将求得的序列 \bar{p} 以某一的方式进行置换, 从而求得序列 \bar{w} , 其置换方法在下文中将作详细叙述, 所求得的序列 \bar{w} 等于所谓的沃尔什序列集合中多个序列之和. 在第四步 404 将序列 \bar{w} 执行快速哈达马变换, 从而求得在上述的序列 \bar{w} 与 N 个沃尔什序列中的每一个序列之间的相关值 $\bar{c} = CV_0, \dots, CV_{N-1}$. 通过将本项发明的方法用于同相位信号和正交信号, 可以按照所描述的那样容易、有效地在多码信道系统中解扩展代码信道.

10 流程图 5 示出了本项发明方法的另一个实施例. 在第一步 (501) 缓冲存储 N 个输入样本 $SS = s_0, s_1, \dots, s_{N-1}$, 并按下述的某一方式在第二步 (502) 对缓冲存储的输入样本 SS 执行置换处理, 以便求得输入序列 SS 的置换处理样本 $SS_p = s_{p0}, s_{p1}, \dots, s_{pN-1}$. 在第三步 (503) 将所有 N 个输入样本的置换处理样本 $s_{p0}, s_{p1}, \dots, s_{pN-1}$ 逐元地乘以序列 $\bar{a} = a_0, a_1, \dots, a_{N-1}$ 的置换序列 $\bar{a}_p = a_{p0}, a_{p1}, \dots, a_{pN-1}$, 从而求得序列 $\bar{w} = w_0, w_1, \dots, w_{N-1} = s_{p0} * a_{p0}, s_{p1} * a_{p1}, \dots, s_{pN-1} * a_{pN-1}$. 序列 \bar{a} 在使用之前按下文叙述的方法作置换处理. 然后在第四步 (504) 将序列 \bar{w} 执行快速哈达马变换, 从而求得在上述序列 \bar{w} 与 N 个沃尔什序列中的每一个序列之间的相关值 CV_0, \dots, CV_{N-1} .

20 本项发明所使用的置换法则是一种将正交金色码变换成沃尔什序列的置换方法. 对于每一个矩阵 H 来说, 有多个产生相同的沃尔什序列集合的列置换, 但是沃尔什序列的阶不同. 所有这些置换涉及合适的线性反馈移位寄存器序列发生器的自然状态序列, 或等效地涉及加罗瓦域 (Galois Field) $GF(2^n)$ 元素 $1, \alpha, \alpha^2, \dots, \alpha^{n-1}$ 序列, 其中 α 为 $GF(2^n)$ 的原始元素. 下文将通过实例来说明如何确定矩阵 H 的列置换:

25 如果 $N = 2^n = 8$, 可以用 m -序列 $\{x_i\} = [1 \ 1 \ 1 \ 0 \ 0 \ 1 \ 0]$ 来生成下述给定的矩阵 H :

$$H = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 0 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 1 & 1 & 0 \\ 0 & 0 & 1 & 0 & 1 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 1 & 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 & 0 & 1 & 0 \end{bmatrix}$$

可以通过下述递归方法生成 m -序列 $\{x_k\}$: $x_{k+3} = x_{k+1} + x_k$ (模为 2), 它是由原始多项式 $f(x) = x^3 + x + 1$ 求取的, 用来作递归计算的三个初始值或者说线性反馈移位寄存器序列发生器的初始状态为: $[x_1 \ x_2 \ x_3] = [1 \ 1 \ 1]$.

原始多项式定义了扩展的加罗瓦域 (Galois Field) $GF(2^3)$, $GF(2^3)$ 的元素排列成原始元素 α 的连续幂级顺序如下表:

表 1

域元素	十进制值	位置	位置的基本置换	置换后的十进制值
$[0 \ 0 \ 1] = \alpha^0$	1	1	8	0
$[0 \ 1 \ 0] = \alpha^1$	2	2	1	1
$[1 \ 0 \ 0] = \alpha^2$	4	3	2	2
$[0 \ 1 \ 1] = \alpha^3$	3	4	4	3
$[1 \ 1 \ 0] = \alpha^4$	6	5	3	4
$[1 \ 1 \ 1] = \alpha^5$	7	6	7	5
$[1 \ 0 \ 1] = \alpha^6$	5	7	5	6
$[0 \ 0 \ 0]$	0	8	6	7

通过再排列加罗瓦域元素的顺序可以求取将 M -变换矩阵转换成其
10 行为不同沃尔什函数矩阵的基本列置换, 从而使其十进制值为线性地从 0 到 7.

根据基本置换 $p = [8 \ 1 \ 2 \ 4 \ 3 \ 7 \ 5 \ 6]$ 再排列矩阵 H 的列位置产生
表 2 给定的新矩阵. 该矩阵的行为沃尔什函数, 所以通过合适的行置换可将矩阵转换成 Sylvester 型的哈达马矩阵. 8 阶 Sylvester 型的
15 哈达马矩阵 H 如表 3 所示. 矩阵 H 的行称之为 W_0 至 W_7 的沃尔什序列.

表 2

置换的矩阵 H	沃尔什函数
0 0 0 0 0 0 0 0	- W0
0 1 1 0 1 0 0 1	- W7
0 1 1 0 0 1 1 0	- W3
0 1 0 1 0 1 0 1	- W1
0 0 0 0 1 1 1 1	- W4
0 0 1 1 0 0 1 1	- W2
0 1 0 1 1 0 1 0	- W5
0 0 1 1 1 1 0 0	- W6

表 3

Sylvester 型的哈达马矩阵	沃尔什函数
0 0 0 0 0 0 0 0	- W0
0 1 0 1 0 1 0 1	- W1
0 0 1 1 0 0 1 1	- W2
0 1 1 0 0 1 1 0	- W3
0 0 0 0 1 1 1 1	- W4
0 1 0 1 1 0 1 0	- W5
0 0 1 1 1 1 0 0	- W6
0 1 1 0 1 0 0 1	- W7

除基本置换外，还有多种可以产生相同沃尔什函数集合的其它置换。这些置换可以通过将上述实例中相同的原理应用于变换后的 $GF(2^n)$ 矩阵元素的方法来求取，也可以通过下述计算的任意组合来求取：域元素的列置换和循环移位 $1, \alpha, \alpha^2, \dots, \alpha^{n-2}$ 序列。对于长度 $N = 2^n$ 的正交金色序列来说，用这种方法求取的置换总数为 $M = n! \times (N - 1)$ 。

然而，这样置换的总数太大，如果定义变换的 $GF(2^n)$ 矩阵元素为最普通的矩阵，其变换结果也是很难想象的。换句话说，在域元素矩阵中将对应于非零 $GF(2^n)$ 元素的任何列作循环移位处理将会导致多余的矩阵 H 置换，这种循环移位产生所有不同的十进制值，例如用这种方式，当 $n=3$ 时，可以求取 168 个置换，是 $3! \times (8 - 1)$ 的 4 倍。当 $n=4$ 时，可以有 $56 \times 4! \times (16 - 1)$ 个置换。

下述实例示出了使用变换的加罗瓦域元素矩阵的置换结构。表 1 中如果域元素的第一列和第二列已经交换了位置，则可求取另一个置换，如表 4 所示。

表 4

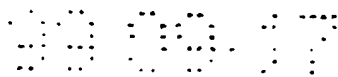
域元素	十进制值	位置	位置的基本置换	置换后的十进制位
$[0\ 0\ 1] = \alpha^0$	1	1	8	0
$[1\ 0\ 0] = \alpha^2$	4	2	1	1
$[0\ 1\ 0] = \alpha^1$	2	3	3	2
$[1\ 0\ 1] = \alpha^6$	5	4	7	3
$[1\ 1\ 0] = \alpha^4$	6	5	2	4
$[1\ 1\ 1] = \alpha^5$	7	6	4	5
$[0\ 1\ 1] = \alpha^3$	3	7	5	6
$[0\ 0\ 0]$	0	8	6	7

5 当对矩阵 H 作置换时，将产生另一个含有沃尔什函数集合的矩阵，如表 5 所示。

表 5

置换的矩阵 H	沃尔什函数
0 0 0 0 0 0 0 0	-W0
0 1 1 0 1 0 0 1	-W7
0 1 0 1 1 0 1 0	-W5
0 1 0 1 0 1 0 1	-W1
0 0 1 1 0 0 1 1	-W2
0 0 0 0 1 1 1 1	-W4
0 1 1 0 0 1 1 0	-W3
0 0 1 1 1 1 0 0	-W6

图 6 示出了本项发明在多码 CDMA 系统的接收机中使用的有效相关器组装置的一个实施例 600。第一个寄存器 602 将从输入装置 601 连续接收的输入样本 $SS = s_0, s_1, \dots, s_{N-1}$ 转换成平行的样本。将 N 个连续接收的输入样本 SS 通过 N 个并行的输出接口 o_0, o_1, \dots, o_{N-1} 输出给乘法器 603。任意序列 $a = a_0, a_1, \dots, a_{N-1}$ 存储在存储器 605 中，存储器 605 有 N 个接口 c_0, \dots, c_{N-1} 与乘法器 603 相接。每一个元素 a_0 、



5 a_1, \dots, a_{N-1} 从对应的接口 c_0, \dots, c_{N-1} 输出, 并在乘法器 603 中乘以对应的输入样本 s_0, s_1, \dots, s_{N-1} , 从而求得乘积 $\bar{p} = p_0, p_1, \dots, p_{N-1} = s_0 * a_0, s_1 * a_1, \dots, s_{N-1} * a_{N-1}$. 乘法器的输出样本 $\bar{p} = u_0, u_1, \dots, u_{N-1}$ 连接到第二个寄存器 604 中执行置换处理. 所求得的乘积 \bar{p} 的置换版本为序列 \bar{p} , 它等于多个所谓的沃尔什序列之和. 序列 \bar{p} 的元素 $\bar{p}_0, \bar{p}_1, \dots, \bar{p}_{N-1}$ 通过对应的接口 v_0, v_1, \dots, v_{N-1} 连接到沃尔什相关器组 606 中执行快速哈达马变换, 在输出接口 k_0, k_1, \dots, k_{N-1} 产生对应于每一个沃尔什序列 w_0, w_1, \dots, w_{N-1} 的相关值 $CV_0, CV_1, \dots, CV_{N-1}$.

10 图 7 示出了本项发明装置的另一个实施例 700. 第一个寄存器 702 将从输入装置 701 连续接收的输入样本 $SS = s_0, s_1, \dots, s_{N-1}$ 转换成平行的样本. 并将寄存器 702 进行排列从而将 N 个连续接收的输入样本 SS 作置换处理并从 N 个并行的输出接口 o_0, o_1, \dots, o_{N-1} 将样本输出给乘法器 703. 置换的任意序列 $\bar{a}_p = a_{p0}, a_{p1}, \dots, a_{pN-1}$ 存储在存储器 605 中, 对于每 N 个元素, 存储器 605 有 N 个接口 c_0, \dots, c_{N-1} 与乘法器 603 相接. 每一个元素 $a_{p0}, a_{p1}, \dots, a_{pN-1}$ 从对应的接口 c_0, \dots, c_{N-1} 输出, 并在乘法器 703 中乘以对应的输入样本 $s_{p0}, s_{p1}, \dots, s_{pN-1}$, 从而求得乘积 $s_{p0} * a_{p0}, s_{p1} * a_{p1}, \dots, s_{pN-1} * a_{pN-1}$, 所求得的乘积形成一个序列, 其值等于沃尔什序列集合中多个序列之和. 乘法器 703 的输出样本 u_0, u_1, \dots, u_{N-1} 连接到沃尔什相关器组 704 中执行快速哈达马变换. 沃尔什相关器组 704 包括一个缓冲器, 用来在对上述乘积 $s_{p0} * a_{p0}, s_{p1} * a_{p1}, \dots, s_{pN-1} * a_{pN-1}$ 执行快速哈达马变换之前缓冲存储上述乘积. 对于序列 $s_{p0} * a_{p0}, s_{p1} * a_{p1}, \dots, s_{pN-1} * a_{pN-1}$, 沃尔什相关器组 704 产生 N 个对应于 N 个沃尔什序列的相关值 $CV_0, CV_1, \dots, CV_{N-1}$.

25 上述快速哈达马变换在技术领域仅有一些专家才知道, 它是一种用来提高哈达马变换效率的方法. 哈达马变换的特点在于哈达马矩阵, 在哈达马矩阵中的每一行与矩阵中的每一个其它行均正交. 哈达马矩阵的每一行可看作是一个沃尔什序列.

—— N 阶哈达马矩阵可以递归定义为:

$$H_{2n} = \begin{bmatrix} H_n & H_n \\ H_n & -H_n \end{bmatrix}$$

30 快速哈达马变换开发的哈达马矩阵为实型、对称和沿行方向正交的矩阵. 由于哈达马矩阵仅包含 ± 1 , 因此在变换计算中不要求执行乘

法运算。而且由于 n 阶哈达马矩阵 (H_n) 可以写成 n 个稀疏矩阵的乘积形式, 因而可以将所需的加法和减法运算次数从 n^2 次减少到 $n \times \log_2 n$ 次, 也就是说:

$$H_n = \overline{H}_n^{\log_2(n)}$$

5 其中:

$$\overline{H}_n = \begin{bmatrix} 1 & 1 & 0 & 0 & \dots & \dots & \dots & \dots \\ 0 & 0 & 1 & 1 & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & \dots & \dots & \dots & 1 & 1 \\ 1 & -1 & 0 & 0 & \dots & \dots & \dots & \dots \\ 0 & 0 & 1 & -1 & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots & 1 & -1 \end{bmatrix}$$

在顶部的 $n/2$ 行和底部的 $n/2$ 行中每一行仅包含两个非零项, 通过用 $\overline{H}_n \times \log_2 n$ 乘以 u 可以完成 $v = \overline{H}_n^{\log_2(n)} \times u = \overline{H}_n \times \overline{H}_n \dots \overline{H}_n \times u$ 的变换, 其中 u 是输入样本的列向量。

10 由于 \overline{H}_n 的结构特征, 在给定的加法和减法运算总次数为 $n \times \log_2 n$ 中, 每一次 \overline{H}_n 执行一个向量运算时仅仅需要执行 n 次加法或减法运算。

15 当解扩展 N 个样本时, 结合附图叙述的本项发明的方法和装置要求执行 $2 \times N + N \times \log_2 n$ 次运算。假设乘法运算和置换处理在 N 次运算内完成。

20 在解扩展器输出装置的序数与代码信道的序数之间的转换处理一般需要执行附加的快速哈达马变换输出的置换处理。然而, 相应的附加处理功率的大小取决于实际的执行情况。例如, 如果对解扩展的代码信道作进一步的并行处理, 可以改变在解扩展器输出装置与接收机的其它部分之间的硬连线连接, 从而不需要附加的处理功率。

例如, 如果 $N=64$, 那么要求执行 $512 (0(64)=512)$ 次运算。与直接实现法所需的 $4096 (64 \times 64)$ 次运算相比, 其复杂性减小了 8 倍。

上文所述的本项发明的方法和装置并不是说必须执行并行运算。他们也可以逐个地执行运算, 但是这样计算效率较低。

5:10:17

上述实施例仅仅是用来解释本项发明，而不是作为本项发明的限制条件。任何没有脱离本项发明精神和领域的上述实施例的修改产品均属于本项发明的技术范畴。因此，本项发明并不仅仅局限于所述的实例，而是包括下文权利要求书所述的所有范围。

90007

说明书附图

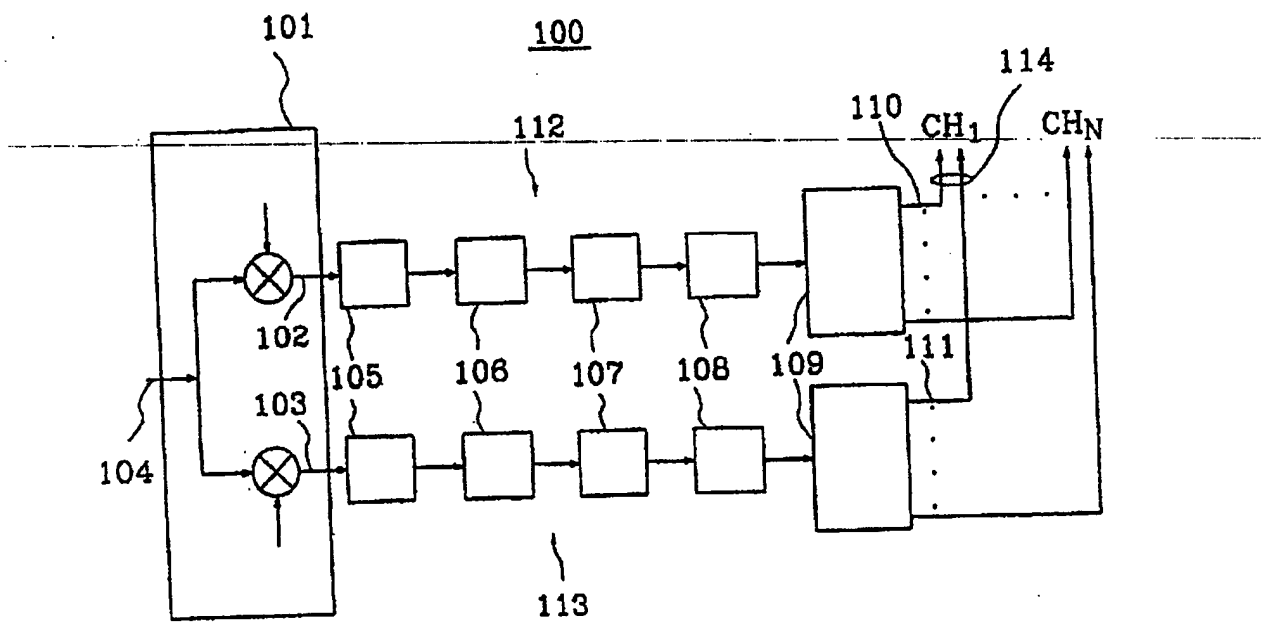


图 1

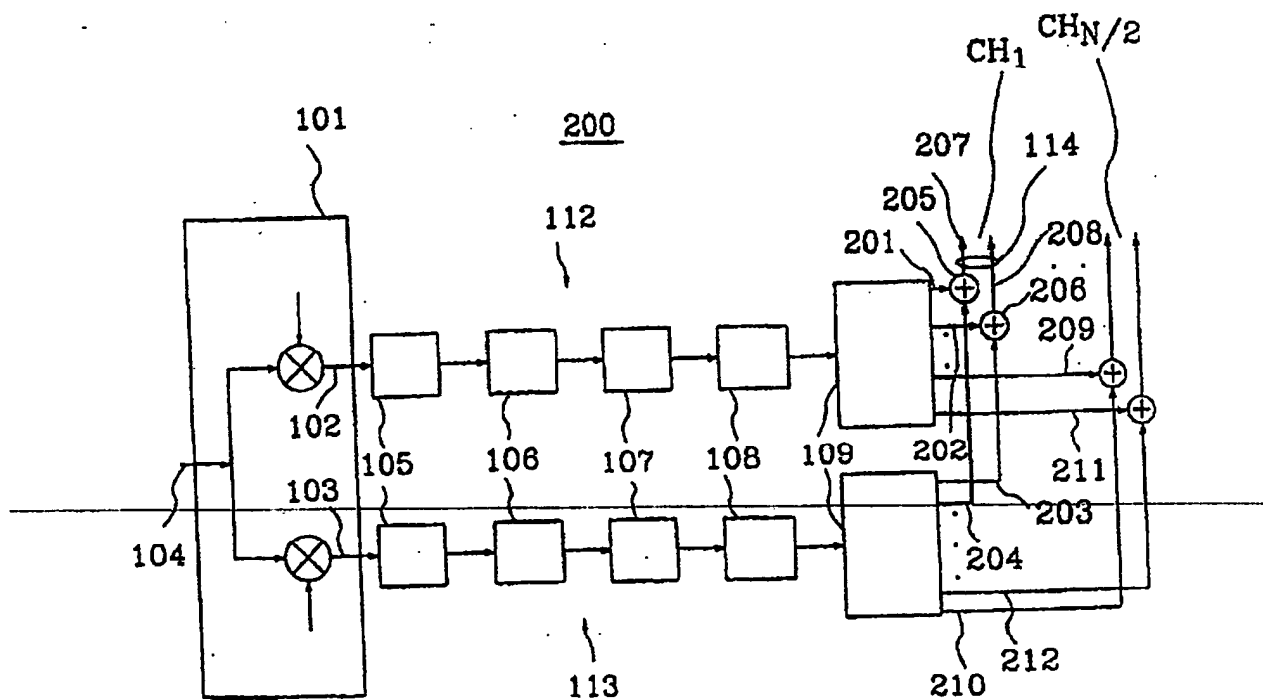


图 2

940017

300

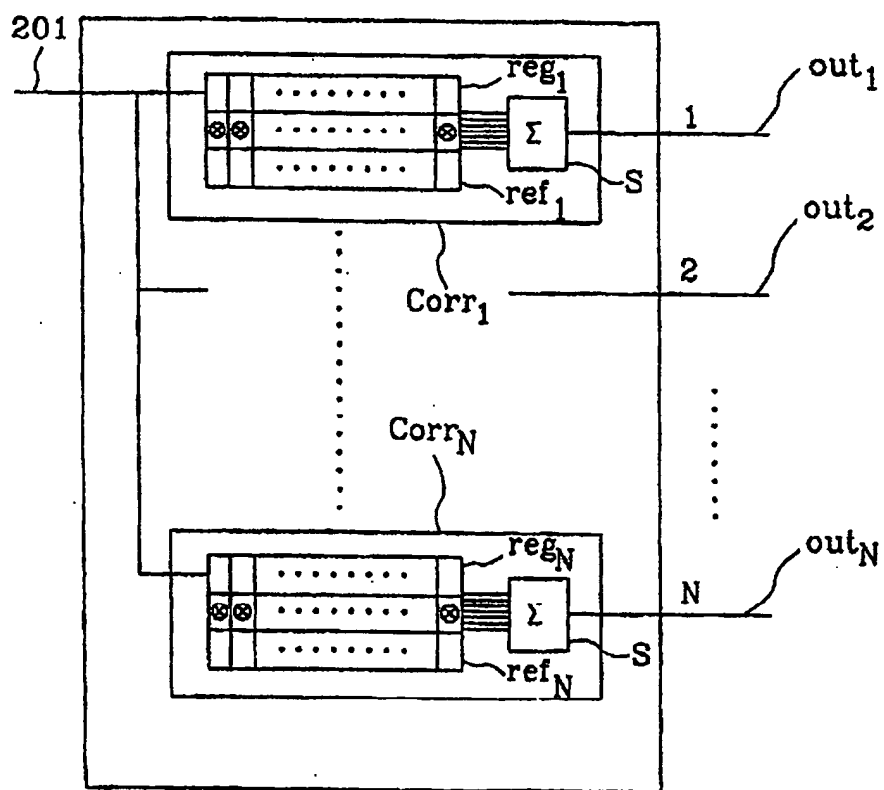


图 3

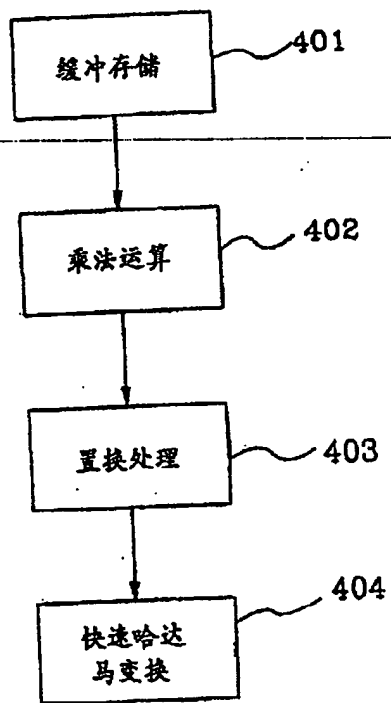


图 4

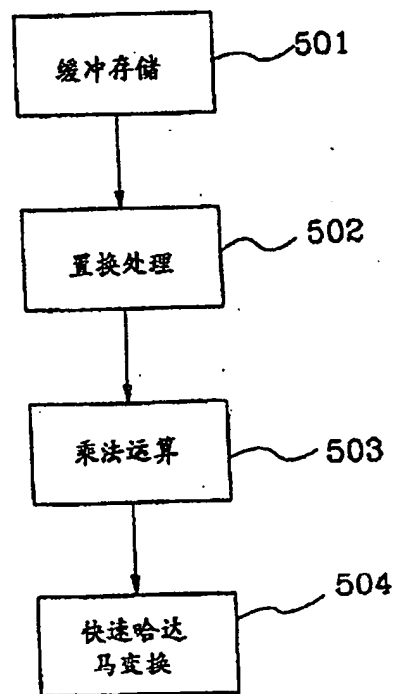


图 5

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.